

⑫ 公開特許公報(A)

昭64-35493

⑬ Int. Cl.⁴G 09 G 3/36
G 02 F 1/133
H 03 M 1/66

識別記号

3 3 0

庁内整理番号

8621-5C
Z-8708-2H
B-6832-5J

⑭ 公開 昭和64年(1989)2月6日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 信号処理回路

⑯ 特 願 昭62-190783

⑰ 出 願 昭62(1987)7月30日

⑱ 発 明 者 曾 根 田 光 生 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑲ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

⑳ 代 理 人 弁理士 伊 藤 貞 外1名

明 細 書

発明の名称 信号処理回路

特許請求の範囲

入力デジタル信号をDA変換して出力アナログ信号を形成する信号処理回路において、

上記入力デジタル信号の極性を反転する手段と、
上記出力アナログ信号のバイアスを切換る手段とが設けられて成り、

上記極性反転手段と上記バイアス切換手段とを所定期間ごとに任意に制御することにより、

所定のバイアスが重畳されて上記所定期間ごとに正・負に反転される信号を形成するようにした信号処理回路。

発明の詳細な説明

〔産業上の利用分野〕

本発明は、液晶ディスプレイの駆動等に用いられる信号処理回路に関する。

〔発明の概要〕

本発明は信号処理回路に関し、DA変換される入

力デジタル信号の極性を反転すると共に出力アナログ信号のバイアスを切換ることによつて、簡単な構成で変動のない良好な交流信号が得られるようにしたものである。

〔従来の技術〕

例えば液晶ディスプレイの駆動においては、一般に第2図に示すような交流駆動が用いられている。この図において、 v_1 , v_2 は映像信号の変化範囲を示し、この映像信号に直流電圧 V_{DC} が重畳される。そしてこの信号が例えば1フィールドごとに液晶ディスプレイのターゲット電圧 V_T に対して反転されている。

そこでこのような交流信号を形成するには、例えば第3図に示すような回路が用いられる。この図において、入力端子80に供給される映像信号がバッファアンプ82に供給されると共に、この映像信号に抵抗器84を通じて直流電圧源84からの V_{DC} が重畳される。さらにアンプ84からの信号がトランジスタ86のベースに供給されると共に、このト

ランジスタ4のコレクタが抵抗器39を通じて電源端子50に接続され、またトランジスタ4のエミッタが抵抗器40を通じて接地される。そしてこのトランジスタ4のコレクタ・エミッタに得られる信号がそれぞれアナログスイッチ41の2つの固定接点に供給され、このスイッチ41が例えばフィールドごとに切換られて、このスイッチ41の可動接点に得られる信号がバッファアンプ42を通じて出力端子43に取出される。

従つてこの回路において、スイッチ41がトランジスタ4のエミッタ側に接続されているときは正極性の信号が取出され、コレクタ側に接続されているときは反転極性の信号が取出されて、上述の交流信号が形成される。

ところがこの回路において、抵抗器39の抵抗値 R_1 、 R_1' のばらつきや、トランジスタ4のコレクタ電流 I_C 及びエミッタ電流 I_E の差分、さらにトランジスタ4のアーリー効果等によつて、正極性の信号電位 v_1 と反転極性の信号電位 v_1' とを一致させることが極めて困難である。このためこれらの

これに対して映像信号をいわゆる倍速変換して表示することが考えられる。すなわち上述の図中に示すように、入力端子50に供給される元の映像信号がAD変換回路44を通じてメモリ45に供給され、このメモリ45が補間制御回路46で制御されて倍速の映像信号が形成される。そしてこの信号がDA変換回路47を通じて上述の入力端子50に供給される。

これによれば、リークによるフリッカーは60Hzになつて目立たなくなる。ところが上述の v_1 と v_1' との不一致による変動があつた場合には、任意の画素での表示が第4図Bに示すようになり、破線で示すような変化によつて30Hzのフリッカーが発生してしまう。

なお3倍速以上の走査変換は回路構成が極めて複雑になり、また液晶の応答速度にも問題が生じることになる。

〔発明が解決しようとする問題点〕

以上述べたように従来の技術では、回路の特性

信号電位 v_1 、 v_1' が不一致になると、液晶ディスプレイ(図示せず)で表示される映像輝度に1フィールド周期の変動を生じ、フレーム周波数(30Hz)のフリッカーとなつて表示映像が極めて劣化してしまう。

また映像信号をアナログスイッチ41等を通じて取出しているので、このスイッチ41を構成するアンプ等による信号の劣化が生じ易いなどの問題があつた。

ところで液晶ディスプレイの画素の高密度化等によつて、いわゆるフルフレームの表示を行うことが可能となつている。ところがその場合に映像信号の走査を従来のCRTと同じくインターレースによつて行つていると、ディスプレイ中の任意の画素への映像信号の供給は1フレーム期間に1回となる。そしてこのようにして供給された映像信号(液晶素子の記憶電荷)は、スイッチング素子のリーク等によつて徐々に減少され、このため任意の画素での表示は例えば第4図Aに示すようになつて、30Hzのフリッカーを生じてしまう。

等によつて正極性の信号電位と反転極性の信号電位との間に変動を生じ、これによつてフリッカーが生じると表示映像が極めて劣化してしまうなどの問題点があつた。

〔問題点を解決するための手段〕

本発明は、入力デジタル信号(端子 $(1_1) \sim (1_n)$)をDA変換(回路4)して出力アナログ信号(端子 (8))を形成する信号処理回路において、上記入力デジタル信号の極性を反転する手段(インバータ $(21_1) \sim (21_n)$ 、スイッチ $(22_1) \sim (22_n)$)と、上記出力アナログ信号のバイアスを切換る手段(抵抗器 (4) 、スイッチ (5) 、電圧源 $(6)(7)$)とが設けられて成り、上記極性反転手段と上記バイアス切換手段とを所定期間ごとに任意に制御(端子 (9))することにより、所定のバイアスが重畳されて上記所定期間ごとに正・負に反転される信号を形成(バッファアンプ (3))するようにした信号処理回路である。

〔作用〕

BEST AVAILABLE COPY

これによれば、正極性及び反転極性の信号電位をDA変換回路で形成しているの、極めて安定な信号を得ることができ、これによつてフリツカーのない良好な交流信号を形成することができる。

〔実施例〕

第1図において、 $(1_1) \sim (1_n)$ は例えばメモリ(図示せず)からのデジタル信号の供給される入力端子であつて、これらの入力端子 $(1_1) \sim (1_n)$ がそれぞれインバータ $(21_1) \sim (21_n)$ に接続されると共に、これらのインバータ $(21_1) \sim (21_n)$ の出力と入力端子 $(1_1) \sim (1_n)$ がそれぞれスイッチ $(22_1) \sim (22_n)$ を通じてDA変換回路4に接続される。さらにこのDA変換回路4の出力(出力電流源24)がバッファアンプ3に接続されると共に、このDA変換回路4の出力に抵抗器(4)、スイッチ(5)を通じてバイアス電圧源(6)(7)が接続される。そしてバッファアンプ3の出力から出力端子(8)が導出される。

さらにフィールドごとに反転される制御信号の供給される端子(9)がスイッチ(5)及び $(22_1) \sim (22_n)$

の制御端子に接続される。

従つてこの回路において、入力端子 $(1_1) \sim (1_n)$ には例えば映像信号の白レベルでオール“1”、黒レベルでオール“0”となるデジタル信号が供給され、端子(9)からの例えば奇数(0)フィールドの制御信号でスイッチ(5)及び $(22_1) \sim (22_n)$ が上側に切換えられると、黒レベルで最大値、白レベルで最小値($=0$)となる吸引電流が電流源24で形成され、この電流と抵抗器(4)による降下電圧が正極性の白レベルに相当するバイアス電圧 V_1 から減算された信号が出力端子(8)に取出される。また偶数(E)フィールドの制御信号でスイッチ(5)及び $(22_1) \sim (22_n)$ が下側に切換えられると、白レベルで最大値、黒レベルで最小値($=0$)となる吸引電流が電流源24で形成され、この電流と抵抗器(4)による降下電圧が反転極性の黒レベルに相当するバイアス電圧 V_2 から減算された信号が出力端子(8)に取出される。

これによつて上述の第2図と同様の交流信号を得ることができる。そしてこの場合に、上述の回

路によれば、正極性及び反転極性の信号電位をDA変換回路で形成しているの、極めて安定な信号を得ることができ、これによつてフリツカーのない良好な交流信号を形成することができる。

すなわち上述の回路において、DA変換回路4の入力デジタル信号の極性を反転することによつて直線性の良い極めて安定な反転信号を得ることができ、この信号を同じ電流源24及び抵抗器(4)を通じてバイアス電圧源(6)(7)からのバイアス電圧 V_1 、 V_2 に重畳することによつて、信号電位 v_1 、 v_1' のレベルの揃った交流信号を得ることができ、フリツカーのない信号を形成することができる。

またアナログスイッチ(5)が信号系に挿入されていないので、このスイッチ(5)を構成するアンプ等による信号の劣化のおそれも全くなく、極めて良好な交流信号を得ることができる。

なお上述の回路において、スイッチ(5)とスイッチ $(22_1) \sim (22_n)$ の切換の位相を反転することによつて、ネガティブ表示も極めて容易に行うことができる。

さらに上述の回路において、インバータ $(21_1) \sim (21_n)$ 及びスイッチ $(22_1) \sim (22_n)$ をDA変換回路4を構成するLSI(2)に内蔵させることによつて、外部回路は抵抗器(4)、スイッチ(5)、電圧源(6)(7)等のみでよく、外付の構成を極めて簡単にすることもできる。

また上述の入力端子 $(1_1) \sim (1_n)$ に接続される前段回路は、メモリに限らず任意のデジタル信号発生回路等でもよく、またこれらの場合に上述のデジタル信号の極性の反転はメモリあるいは信号発生回路側で行つてもよい。

さらに上述のバイアス電圧 V_1 、 V_2 の切換は、電流源24の電流値を切換て行うこともできる。

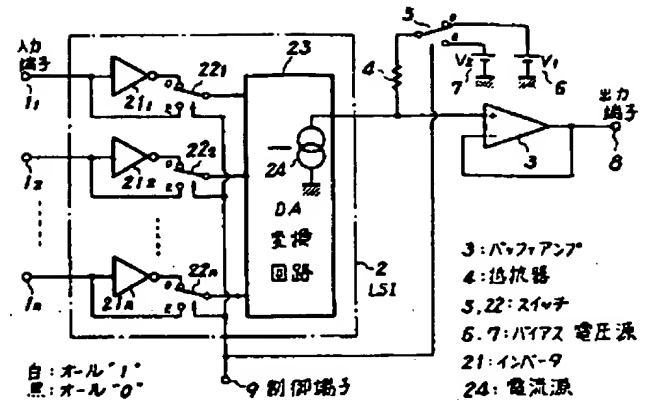
〔発明の効果〕

この発明によれば、正極性及び反転極性の信号電位をDA変換回路で形成しているの、極めて安定な信号を得ることができ、これによつてフリツカーのない良好な交流信号を形成することができるようになった。

図面の簡単な説明

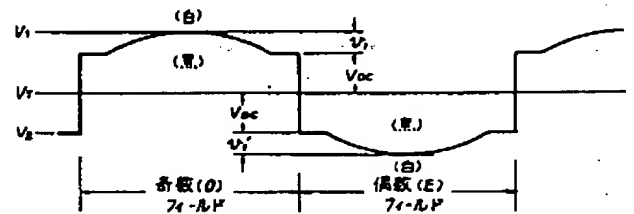
第1図は本発明の一例の構成図、第2図～第4図は従来の技術の説明のための図である。

(1₁)～(1_n)は入力端子、(21₁)～(21_n)はインバータ、(22₁)～(22_n)はスイッチ、23はDA変換回路、24は電流源、(3)はパワファンプ、(4)は抵抗器、(5)はスイッチ、(6)(7)は電圧源、(8)は出力端子、(9)は制御端子である。

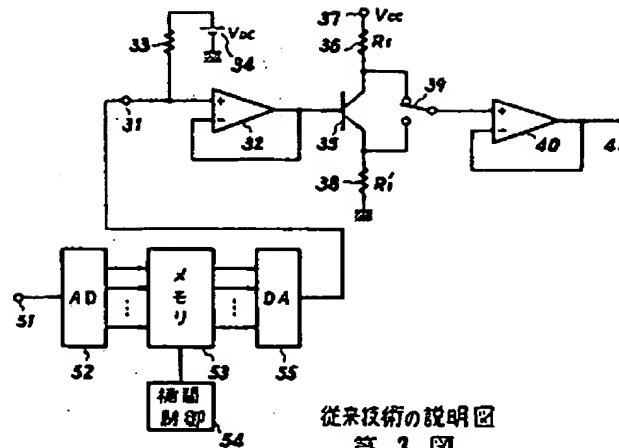


実施例の構成図
第1図

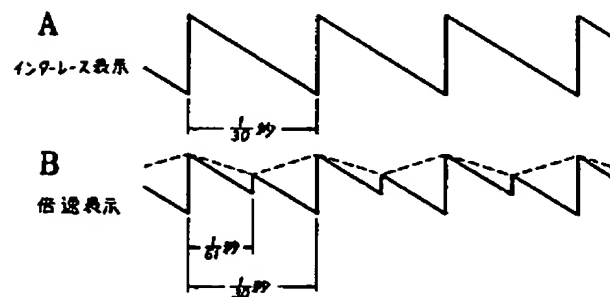
代理人 伊藤 貞
同 松隈 秀盛



波形図
第2図



従来技術の説明図
第3図



フリッカの説明図
第4図